

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-112460  
 (43)Date of publication of application : 28.04.1998

(51)Int.CI. H01L 21/316

(21)Application number : 09-165471 (71)Applicant : FUJI ELECTRIC CO LTD  
 (22)Date of filing : 23.06.1997 (72)Inventor : UENO KATSUNORI

(30)Priority

Priority number : 08211796 Priority date : 12.08.1996 Priority country : JP

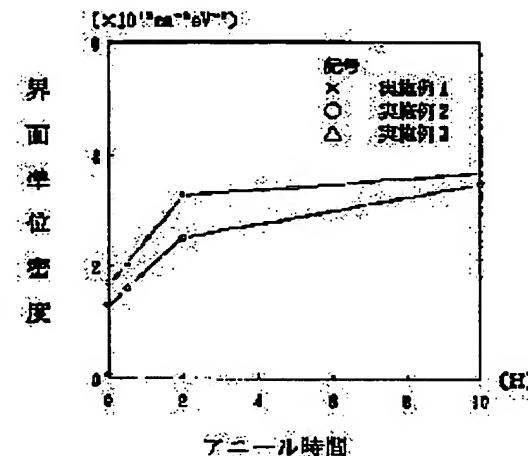
**(54) MANUFACTURE OF SILICON CARBIDE SEMICONDUCTOR DEVICE**

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To reduce the interface level density after formation of a thermal oxide film of a silicon carbide semiconductor device.

**SOLUTION:** The anneal time in inert gas after thermal oxidation is made under two hours. Moreover, it will do to heat-treat the thermal oxide film made once in gas including hydrogen atoms such as hydrogen, water, or the like at a low temperature of 300–500° C.

Furthermore, after thermal oxidation and in one part at least of the cooling period after heat-treatment process and thermal oxidation, the gas including hydrogen atoms is made atmosphere.



**LEGAL STATUS**

[Date of request for examination] 08.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3525149

[Date of registration] 27.02.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] Annealing performed in an inert gas ambient atmosphere after said thermal oxidation in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation is the manufacture approach of the silicon carbide semiconductor device characterized by making it shorter than 2 hours.

[Claim 2] The manufacture approach of the silicon-carbide semiconductor device characterized by to have the process which anneals in 300-500 degrees C in the gas ambient atmosphere which contains a hydrogen atom after the annealing process performed in said inert gas ambient atmosphere in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation, and the annealing process performed in an inert gas ambient atmosphere after said thermal oxidation.

[Claim 3] The manufacture approach of the silicon carbide semiconductor device characterized by forming an ambient atmosphere by the gas which contains a hydrogen atom at some [ at least ] periods of the cooling process of the heat treatment process performed after the cooling process after the thermal oxidation in said thermal oxidation film formation process, and a thermal oxidation film formation process in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation.

[Claim 4] cooling which carries out in the gas ambient atmosphere in which said thermal oxidation formation process contains a hydrogen atom at said thermal oxidation and the period of at least a part in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation -- since -- the manufacture approach of the silicon carbide semiconductor device characterized by becoming.

[Claim 5] The manufacture approach of the silicon carbide semiconductor device according to claim 2 to 4 characterized by the gas containing a hydrogen atom being hydrogen.

[Claim 6] The manufacture approach of the silicon carbide semiconductor device according to claim 2 to 4 characterized by the gas containing a hydrogen atom being water.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of a silicon carbide semiconductor device of having MOS (metal-oxide-film-semi-conductor) structure, using silicon carbide.

[0002]

[Description of the Prior Art] Recently, the prototype of the MOS mold field-effect transistor (it is described as Following MOSFET) using silicon carbide (it omits Following SiC) as a substrate crystal is performed. this — SiC — silicon — comparing — a band gap — large — again — a ratio — since field strength is large, it is because single crystals, such as 6 H-SiC and 4 H-SiC, can be quite quality and can manufacture [ that high pressure-proofing and the property improvement of the semiconductor device for power which controls a high current are expected, and ] now. These are the alpha phases SiC of the form where the laminating of a sphalerite mold and the wurtzite mold was carried out. Moreover, not only MOSFET but examination of the insulated-gate bipolar transistor (it omits Following IGBT) which is a bipolar component can be begun.

[0003] These devices are MOS mold semiconductor devices which form a channel in the semiconductor front face under an insulator layer, and control a current by impressing an electrical potential difference to the electrode on an insulator layer. Although the device using metal-oxide-semiconductor structure is important for the latest silicon LSI, in the silicon semiconductor device, the silicon oxide formed in the silicon substrate surface by thermal oxidation is used as an insulator layer.

[0004] Since silicon oxide with a good semi-conductor-insulator layer interface is obtained by thermal oxidation and SiC can use the silicon oxide as gate dielectric film or stabilization film by it like silicon, the application to these devices is easy for it.

[0005]

[Problem(s) to be Solved by the Invention] However, in SiC, when silicon oxide is formed by thermal oxidation, much reports that there is at least very much \*\*\*\*\* generated between silicon oxide and SiC as compared with the case where a consistency is a silicon substrate are made. [, for example, Shenoy, and J.N. Others : J.of Electron Materials, Vol.24 (1995), p.303] It is fatal that there are many consistencies as \*\*\*\*\* for the MOS mold semiconductor device which controls the electron of the part near a \*\*\*\* front face, and some attempts for which at least \*\*\*\*\* decreases a consistency are made. Here, an oxidation process is explained in order to give the following explanation easy.

[0006] Drawing 2 is a flow chart showing the temperature change of an acid chemically-modified [ typical ] degree. That is, an axis of abscissa expresses time amount and the axis of ordinate expresses temperature. temperature T1 setting — a sample — an oxidation furnace — introducing — the temperature of after that and a furnace — oxidation temperature T2 up to — the process to raise is the process of A. Then, temperature T2 t1 Only time amount oxidizes. Under the present circumstances, in a furnace, steam, the wet oxygen which is oxygen in which the steam was included or the dry oxygen which does not contain a steam, etc. is passed as an

oxidizing quality ambient atmosphere. This process B turns into an oxidation process. In the same temperature as oxidation, or the other temperature, through the annealing process in the inside of inert gas, such as nitrogen and an argon, a furnace is cooled and, finally a sample is taken out from a furnace after it. This is the last process C. Generally in the production process of a silicon semiconductor device, annealing in the inside of inert gas is needed at least for \*\*\*\*\* for reduction of a consistency etc. drawing — annealing time amount —  $t_2$  \*\*\*\*\* — it was shown. Moreover, although annealing was made the same as that of oxidation temperature, you may change by a diagram.

[0007] Some attempts for which at least above \*\*\*\*\* decreases a consistency occur. Others [ / von Kamienski E.S]: Materials Sci.and Eng.B29 (1995), p.131 Then that wet oxidation is better than dry oxidation shows -- having -- moreover -- Lipkin L.A. Others: In Proc.26th IEEE Semicond.Interface Specialist Conf.(1995) p.131 In temperature lower than oxidation temperature, performing additional wet oxidation supposes that it is good for the reduction like \*\*\*\*\*.

[0008] Although such an attempt occurs, \*\*\*\*\* is still in a high level and the improvement is demanded. The object of this invention is in view of the above problem to offer the thermal oxidation film formation approach of a silicon carbide semiconductor device of having reduced at least \*\*\*\*\*.

[0009]

[Means for Solving the Problem] This invention makes shorter than 2 hours annealing performed in an inert gas ambient atmosphere after said thermal oxidation in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation, for the above-mentioned technical-problem solution.

[0010] Although the detail of the mechanism explaining the effect of annealing in the inside of an inert gas ambient atmosphere is unknown, as the below-mentioned experimental result shows, an interface-state-density consistency rises by performing annealing. Moreover, in the manufacture approach of a silicon carbide semiconductor device of having the thermal oxidation film formation process which forms silicon oxide in a silicon carbide front face by thermal oxidation, after forming an oxide film by said thermal oxidation, and after performing annealing in an inert atmosphere, it shall anneal in 300-500 degrees C in the gas ambient atmosphere containing a hydrogen atom.

[0011] If it is made such, as the below-mentioned experimental result shows, at least in \*\*\*\*\*  
a consistency will decrease about 20%. If the bottom uses aluminum from 300 degrees C as a  
temperature requirement as the temperature which is extent which a metal does not dissolve,  
for example, most common metal, about 500 degrees C of a top are desirable. Furthermore, it is  
best for some [ at least ] periods of the cooling process after heat treatment performed after  
the cooling process after oxidation termination, and a thermal oxidation film formation process to  
form an ambient atmosphere by the gas containing hydrogen atoms, such as hydrogen or water.

[0012] If it is made such, as the below-mentioned experimental result shows, at least in \*\*\*\*\*  
a consistency will decrease substantially. The detail of a mechanism is unknown.

[0013]

[Embodiment of the Invention] For the above-mentioned technical-problem solution, when the manufacture approach of the silicon carbide semiconductor device of this invention examines the ambient atmosphere at the time of cooling after the low warm temperature processing after the annealing time amount in the inside of the inert gas ambient atmosphere after thermal oxidation, and annealing in the inside of this inert gas ambient atmosphere, or thermal oxidation etc., at least \*\*\*\*\* which is the important property of an MOS mold semiconductor device reduces a consistency.

[0014] The gestalt of operation of this invention is explained referring to a drawing below. aluminum dope of the carrier concentration of [example 1]  $1 \times 10^{16} \text{ cm}^{-3}$  and the p mold SiC of a field bearing (0001) silicon side were used. Although dry oxygen is passed at the time of the temperature up of a furnace, a wet ambient atmosphere or an inert atmosphere is also available for this. Into 95-degree C hot water, wet oxidation was performed with the wet oxygen to which

the bubble of the oxygen was carried out for 1100 degrees C and 5 hours, and the oxide film with a thickness of 35nm was grown up. The controlled atmosphere was changed into desiccation nitrogen, annealing of 0 - 10 hours was performed, and it cooled in desiccation nitrogen.

[0015] At least \*\*\*\*\* of the obtained sample shows a consistency to drawing 1. At least \*\*\*\*\* obtained by the axis of ordinate in the annealing time amount after oxidizing on an axis of abscissa shows a consistency. It turned out that an interface-state-density consistency rises by annealing in the inside of nitrogen-gas-atmosphere mind. As for annealing in the inside of the inert atmosphere in a thermal oxidation process, it turns out that time amount 0 is best.

[0016] However, various heat treatment processes may be after a thermal oxidation process. For example, when gate polish recon is deposited on the thermal oxidation film, alloying heat treatment for forming impurity doping to polish recon and OMIKKU with a metal etc. can be considered. These heat treatments are usually performed around 1000 degrees C. Therefore, when performing annealing in the inside of an inert gas ambient atmosphere in the heat treatment process in an acid chemically-modified degree and after an oxidation process from the experimental result obtained this time, as for total of the time amount, considering as less than 2 hours is desirable.

The sample of the [example 2] example 1 was anew annealed at 400 degrees C for 1 hour in the nitrogen-gas-atmosphere mind which contains hydrogen 10%. At least \*\*\*\*\* of the obtained sample shows a consistency to drawing 1. An axis of abscissa is annealing time amount, and at least \*\*\*\*\* of an axis of ordinate is a consistency.

[0017] From this result, signs that the consistency is decreasing on the whole understand at least \*\*\*\*\* clearly. For example, as for a consistency,  $3.3 \times 10^{12} \text{cm}^{-2}$  and  $\text{eV}^{-1}$  to  $2.5 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$  and about 25% of reduction are seen at least for \*\*\*\*\* of the sample which annealed for 2 hours. On a certain problem, when a consistency is as bad as \*\*\*\*\* after oxidation, this data has given how at least \*\*\*\*\* improves a consistency, also after forming a gate electrode.

[0018] Although carried out in 400 degrees C in this experiment, this is not necessarily important conditions. Namely, what is necessary is just to shorten annealing time amount that what is necessary is just to set up annealing time amount for a long time if temperature is low, if temperature is high. If the temperature which is extent to which 300 degrees C does not dissolve the bottom and a metal does not dissolve a top as practical temperature, for example, aluminum, is used, about 500 degrees C is desirable. It is desirable to carry out as annealing time amount by choosing from the range of for [ 30 minutes ] - about 2 hours.

The oxide film with a thickness of 35nm was grown up by the wet oxidation of the same conditions using the same SiC substrate as the [example 3] example 1. Then, also in the cooling-off period of a sample, it was made the wet ambient atmosphere.

[0019] The reduction with a consistency as remarkable as  $1 \times 10^{11} \text{cm}^{-2}$  and  $\text{eV}^{-1}$  as \*\*\*\*\* of the obtained sample was seen. (Triangle mark in drawing 1 ) Although it is thought that this data resembles the result of the paper of Lipkin, at low temperature, the approach of Lipkin oxidizes an addition, and has brought the result that 950 degrees C of that temperature are the optimal, and the approach of only this invention cooled in the ambient atmosphere containing a hydrogen atom can be clearly regarded as a heterogeneous experimental result. That is, it turns out that the experiment data acquired here are completely new.

[Example 4] After performing wet oxidation similarly using the same SiC substrate, it cooled in the nitrogen containing 10% of hydrogen.

[0020] At least \*\*\*\*\* of the consistency of the obtained sample were  $1 \times 10^{11} \text{cm}^{-2}$  and  $\text{eV}^{-1}$ . From this result, reducibility is sufficient as the ambient atmosphere in a cooling process, and it is shown that existence of a hydrogen atom is important. The above result results in the conclusion that hydrogen is important in annealing. That is, also when lowering temperature after oxidation, what the gas containing hydrogen should be used for is understood. It is one important point \*\*\*\* of this invention which used the water containing a hydrogen atom as the substitution means. Of course, although it is clear also from the point pointed out to the last of this invention that hydrogen is sufficient, since it is dangerous, using hydrogen at an about 1000-degree C elevated temperature should just be gas which only used water and contains a hydrogen atom. As a content of a hydrogen atom, 10% or more is desirable.

[0021] In addition, although only the example of wet oxidation was shown, also in the sample of steam oxidation or dry oxidation, it checked that the reduction with a as sharp consistency as \*\*\*\*\* was made by the heat treatment approach of this invention.

[0022]

[Effect of the Invention] As explained above, when the thermal oxidation film formation approach of a silicon carbide semiconductor device examines the ambient atmosphere at the time of cooling after low warm temperature processing of the annealing time amount after thermal oxidation and the thermal oxidation film formed once, or thermal oxidation etc., according to this invention, at least \*\*\*\*\* can reduce a consistency.

[0023] At least \*\*\*\*\* is size the place which \*\* that a consistency is the important property of an MOS mold semiconductor device, and reduces the consistency by this invention to utilization of the MOS mold semiconductor device of silicon carbide.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] At least \*\*\*\*\* of this invention first and the second and third example is consistency property drawing.

[Drawing 2] The temperature flow chart of a thermal oxidation process

[Description of Notations]

A Warm up period

B Between oxidation refining periods

C Annealing period

t1 Oxidation time amount

t2 Annealing time amount

T1 Insertion temperature

T2 Oxidation temperature

---

[Translation done.]

# 7007-6736

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-112460

(43) 公開日 平成10年(1998)4月28日

(51) Int.Cl.<sup>6</sup>  
H 01 L 21/316

識別記号

F I  
H 01 L 21/316

S

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願平9-165471

(22) 出願日 平成9年(1997)6月23日

(31) 優先権主張番号 特願平8-211796

(32) 優先日 平8(1996)8月12日

(33) 優先権主張国 日本 (JP)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 上野 勝典

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

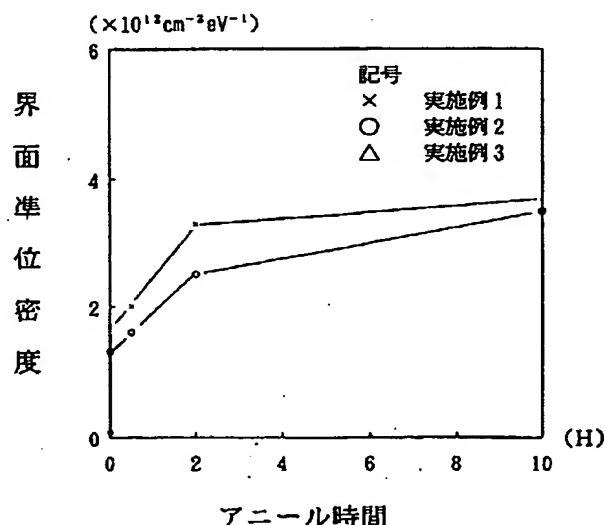
(74) 代理人 弁理士 山口 嶽

(54) 【発明の名称】 炭化ケイ素半導体装置の製造方法

(57) 【要約】

【課題】 炭化ケイ素半導体装置の熱酸化膜形成後の界面準位密度を低減する。

【解決手段】 热酸化後の不活性ガス中のアニール時間を2時間未満とする。また、一度形成した熱酸化膜を300~500°Cの低温で水素や、水等の水素原子を含むガス中で熱処理するのもよい。更にまた、熱酸化後および熱酸化後の熱処理工程後の冷却期間の少なくとも一部で、水素原子を含むガスを雰囲気とする。



## 【特許請求の範囲】

【請求項 1】炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程を有する炭化ケイ素半導体装置の製造方法において、前記熱酸化後、不活性ガス雰囲気中で行うアニールは 2 時間より短くすることを特徴とする炭化けい素半導体装置の製造方法。

【請求項 2】炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程と前記熱酸化後に不活性ガス雰囲気中で行うアニール工程を有する炭化ケイ素半導体装置の製造方法において、前記不活性ガス雰囲気中で行うアニール工程後、水素原子を含むガス雰囲気中で、300~500°C の範囲でアニールする工程を有することを特徴とする炭化ケイ素半導体装置の製造方法。

【請求項 3】炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程を有する炭化ケイ素半導体装置の製造方法において、前記熱酸化膜形成工程中の熱酸化後の冷却過程および熱酸化膜形成工程後に行う熱処理工程の冷却過程の少なくとも一部の期間に、水素原子を含むガスによって雰囲気を形成することを特徴とする炭化ケイ素半導体装置の製造方法。

【請求項 4】炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程を有する炭化ケイ素半導体装置の製造方法において、前記熱酸化膜形成工程は、前記熱酸化と、少なくとも一部の期間に水素原子を含むガス雰囲気中で行う冷却と、からなることを特徴とする炭化ケイ素半導体装置の製造方法。

【請求項 5】水素原子を含むガスが水素であることを特徴とする請求項 2 ないし 4 のいずれかに記載の炭化ケイ素半導体装置の製造方法。

【請求項 6】水素原子を含むガスが水であることを特徴とする請求項 2 ないし 4 のいずれかに記載の炭化ケイ素半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、炭化ケイ素を用い、MOS (金属-酸化膜-半導体) 構造を有する炭化ケイ素半導体装置の製造方法に関する。

## 【0002】

【従来の技術】最近、炭化ケイ素 (以下 SiC と略す) を基板結晶として用いた MOS 型電界効果トランジスタ (以下 MOSFET と記す) の試作がおこなわれている。これは、SiC がシリコンに比べて、バンドギャップが大きくまた比電界強度が大きいことから、高耐圧、大電流を制御する電力用半導体装置の特性改善が期待されることと、6H-SiC や 4H-SiC などの単結晶が、かなり高品質で製造できるようになってきたことによる。これらは、閃亜鉛鉱型とウルツ鉱型とが積層された形のアルファ相 SiC である。また、MOSFET だけではなく、バイポーラ素子である絶縁ゲートバイポー

ラトランジスタ (以下 IGBT と略す) の検討も始められている。

【0003】これらのデバイスは、絶縁膜上の電極に電圧を印加することによって、絶縁膜の下の半導体表面にチャネルを形成し、電流を制御する MOS 型半導体装置である。最近のシリコン LSI も MOS 構造を利用したデバイスが重要となっているが、シリコン半導体装置では、シリコン基板表面に熱酸化により形成したシリコン酸化膜を絶縁膜として利用している。

【0004】SiC はシリコンと同様に、熱酸化により、良好な半導体-絶縁膜界面をもつシリコン酸化膜が得られ、そのシリコン酸化膜をゲート絶縁膜や安定化膜として利用することができるところから、これらのデバイスへの応用が容易である。

## 【0005】

【発明が解決しようとする課題】ところが、SiCにおいては、熱酸化によってシリコン酸化膜を形成した場合、シリコン酸化膜と SiC との間に発生する界面準位密度がシリコン基板の場合と比較して非常に多いという報告が、多数なされている。【例えば、Shenoy, J. N. 他: J. of Electron Materials, Vol. 24, (1995) p. 303】

界面準位密度が多いことは、極く表面に近い部分の電子を制御する MOS 型半導体装置にとって、致命的であり、界面準位密度を減少させる試みが、幾つかなされている。ここで、以下の説明を容易にするため、酸化工程について説明する。

【0006】図 2 は、典型的な酸化工程の、温度変化を表すフローチャートである。すなわち、横軸は時間、縦軸は温度を表している。温度 T1 において試料を酸化炉に導入し、その後、炉の温度を酸化温度 T2 まで上昇させる工程が、A のプロセスである。その後、温度 T2 で t1 の時間だけ酸化をおこなう。この際、炉内には、酸化性雰囲気としてスチームや、水蒸気を含ませた酸素であるウェット酸素、或いは水蒸気を含まないドライ酸素などが流される。この工程 B が、酸化工程となる。その後、酸化と同一温度、またはそれ以下の温度において、例えば窒素やアルゴン等の不活性ガス中でのアニール工程を経て、炉は冷却され、最後に試料が炉から取り出される。これが最後の工程 C である。一般にシリコン半導体装置の製造工程においては、界面準位密度の低減等のため、不活性ガス中でのアニールが必要とされている。図では、アニール時間を t2 として示した。又、図では、アニールを酸化温度と同一としたが、変えて良い。

【0007】上記の界面準位密度を減少させる試みはいくつかある。von Kamienski E. S. 他: Materials Sci. and Eng. B29, (1995) p. 131 では、ウェット酸化が、ドライ酸化より良好なことが示され、また Lipkin L. A. 他: Proc. 26th IEEE Semicond. Interface Specialist Conf. (1995) p. 131においては、酸化温度より低い

温度において、追加のウェット酸化をおこなうことが界面準位の低減に良いとしている。

【0008】このような試みがあるものの、界面準位は依然として高い水準にあり、その改善が要望されている。以上の問題に鑑み本発明の目的は、界面準位を低減した炭化ケイ素半導体装置の熱酸化膜形成方法を提供することにある。

#### 【0009】

【課題を解決するための手段】上記課題解決のため本発明は、炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程を有する炭化ケイ素半導体装置の製造方法において、前記熱酸化後、不活性ガス雰囲気中で行うアニールを2時間より短いものとする。

【0010】不活性ガス雰囲気中でのアニールの影響を説明するメカニズムの詳細は不明であるが、後述の実験結果が示すように、アニールを行うことにより界面準位密度が上昇する。また、炭化ケイ素表面に熱酸化によってシリコン酸化膜を形成する熱酸化膜形成工程を有する炭化ケイ素半導体装置の製造方法において、前記熱酸化により酸化膜を形成した後でかつ、不活性雰囲気中でアニールを行った後、水素原子を含むガス雰囲気中で、300～500°Cの範囲でアニールするものとする。

【0011】そのようにすれば、後述の実験結果が示すように、界面準位密度が約20%減少する。温度範囲としては、下は300°Cから、金属が融解しない程度の温度、例えば、最も一般的な金属としてAlを使用するのであれば、上は500°C程度が望ましい。更に、酸化終了後の冷却過程および熱酸化膜形成工程後に行う熱処理後の冷却過程の少なくとも一部の期間に、水素、或いは水等の水素原子を含むガスによって雰囲気を形成することが最も良い。

【0012】そのようにすれば、後述の実験結果が示すように、界面準位密度が大幅に減少する。メカニズムの詳細は不明である。

#### 【0013】

【発明の実施の形態】上記課題解決のため本発明の炭化ケイ素半導体装置の製造方法は、熱酸化後の不活性ガス雰囲気中でのアニール時間、この不活性ガス雰囲気中のアニール後の低温熱処理、或いは熱酸化後の冷却時の雰囲気等を吟味することによって、MOS型半導体装置の重要な特性である界面準位密度を低減するものである。

【0014】以下図面を参照しながら、本発明の実施の形態を説明する。

【実施例1】 $1 \times 10^{16} \text{ cm}^{-3}$ のキャリア濃度のAlドープ、面方位(0001)シリコン面のp型SiCを用いた。炉の昇温時には、ドライ酸素を流しているが、これは、ウェット雰囲気でも不活性雰囲気でも構わない。95°Cの熱水中に酸素をバブルさせたウェット酸素で100°C、5時間、ウェット酸化をおこない、厚さ35nmの酸化膜を成長させた。雰囲気ガスを乾燥窒素に変え、0～10時間のアニールをおこない、乾燥窒素中で冷却した。

【0015】得られた試料の界面準位密度を図1に示す。横軸に酸化後のアニール時間を、縦軸に得られた界面準位密度を示したものである。窒素ガス雰囲気中でのアニールによって界面準位密度が上昇することがわかった。熱酸化工程での不活性雰囲気中でのアニールは、時間0が最良であることがわかる。

【0016】しかしながら、熱酸化工程後には様々な熱処理工程がありうる。例えば、ゲートポリシリコンを熱酸化膜の上に堆積した場合、ポリシリコンへの不純物ドーピング、金属とのオーミックを形成するための合金化熱処理などが考えられる。これらの熱処理は通常1000°C前後で行われる。よって、今回得られた実験結果から酸化工程中および酸化工程後の熱処理工程において、不活性ガス雰囲気中でのアニールを行う場合、その時間の総和は2時間以内とすることが望ましい。

【実施例2】実施例1の試料を、改めて水素を10%含む窒素雰囲気中で400°Cで1時間アニールした。得られた試料の界面準位密度を図1に示す。横軸は、アニール時間、縦軸は界面準位密度である。

【0017】この結果から、明らかに界面準位密度が全体的に減少している様子がわかる。例えば、2時間アニールした試料の界面準位密度は、 $3.3 \times 10^{12} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ から、 $2.5 \times 10^{12} \text{ cm}^{-2} \text{eV}^{-1}$ と約25%の減少が見られる。この事実は、何らかの問題で酸化後の界面準位密度が悪かった場合に、ゲート電極を形成したあとでも界面準位密度を改善する方法を与えている。

【0018】今回の実験では、400°Cにおいて実施したが、これは必ずしも重要な条件ではない。すなわち、温度が低ければ、アニール時間を長く設定すればよく、また、温度が高ければアニール時間を短くすれば良い。実用的な温度としては、下は300°C、上は金属が融解しない程度の温度、例えば、Alを使用するのであれば、500°C程度が望ましい。アニール時間としては、30分間～2時間程度の範囲から選択して行うことが望ましい。

【実施例3】実施例1と同じSiC基板を用い、同じ条件のウェット酸化で厚さ35nmの酸化膜を成長させた。その後、試料の冷却期間においても、ウェット雰囲気とした。

【0019】得られた試料の界面準位密度は、 $1 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ と著しい減少が見られた。(図1中の三角印)この事実は、Lipkinの論文の結果と似ているように思われるが、Lipkinの方法は、低温で追加の酸化を行い、その温度は950°Cが最適という結果になっており、水素原子を含む雰囲気中で冷却するだけの本発明の方法は、明らかに異質の実験結果とみることができる。すなわち、ここで得られた実験事実は、全く新規なもの

であることがわかる。

【実施例 4】同じ S i C 基板を用い、同様にウェット酸化をおこなった後、10%の水素を含む窒素中で冷却した。

【0020】得られた試料の界面準位密度は、 $1 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$  であった。この結果から、冷却過程での雰囲気は還元性でもよく、水素原子の存在が重要であることを示している。以上の結果は、アニールにおいては水素が重要であるという結論に帰着する。すなわち、酸化後に温度を下げる場合にも水素の入ったガスを用いるべきことがわかる。その代用手段として、水素原子を含む水を用いたのが本発明の一つの重要なポイントである。もちろん、水素でもよいことは本発明の最後に指摘した点からも明らかであるが、1000°C近くの高温で水素を用いることは危険であるから、水を用いただけであって、水素原子を含むガスであればよい。水素原子の含有量としては10%以上が望ましい。

【0021】尚ウェット酸化の例のみを示したが、スチーム酸化やドライ酸化の試料においても、本発明の熱処理方法で界面準位密度の大幅な低減がなされることを確認した。

【0022】

【発明の効果】以上説明したように本発明によれば、炭化ケイ素半導体装置の熱酸化膜形成方法は、熱酸化後のアニール時間、一度形成した熱酸化膜の低温熱処理、或いは熱酸化後の冷却時の雰囲気等を吟味することによって、界面準位密度を低減することができる。

【0023】界面準位密度は MOS 型半導体装置の重要な特性であり、本発明によりその密度を低減することは、炭化ケイ素の MOS 型半導体装置の実用化に資するところ大である。

#### 【図面の簡単な説明】

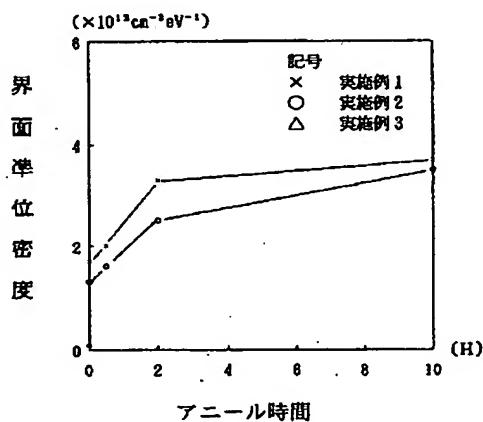
【図1】本発明第一、第二、第三の実施例の界面準位密度特性図

【図2】熱酸化工程の温度フローチャート

#### 【符号の説明】

A	昇温期間
B	酸化期間
C	アニール期間
t <sub>1</sub>	酸化時間
t <sub>2</sub>	アニール時間
T <sub>1</sub>	挿入温度
T <sub>2</sub>	酸化温度

【図1】



【図2】

